

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-012498

(43)Date of publication of application : 15.01.2002

(51)Int.CI.

C30B 29/06
C30B 23/02
C30B 25/18
H01L 21/208

(21)Application number : 2000-190631 (71)Applicant : SUMITOMO METAL IND LTD

(22)Date of filing : 26.06.2000 (72)Inventor : ONO TOSHIAKI

TANAKA TADAMI
ASAYAMA HIDEKAZU
NISHIKAWA HIDESHI
HORAI MASATAKA

(54) METHOD FOR PRODUCING EPITAXIAL WAFER

(57)Abstract:

PROBLEM TO BE SOLVED: To produce an epitaxial wafer excellent in intrinsic gettering effect without needing additional heat treatment process.

SOLUTION: This method for producing the epitaxial wafer comprises growing an epitaxial layer on the surface of the wafer which is cut out from a single crystal grown at a cooling rate of more than 7.3°C/min at a temperature of 1,200-1,050°C in the pulling-up operation by CZ method, or further, grown at a cooling rate of less than 3.5°C/min at a temperature of 1,000-700°C. In this case, it is preferable that the oxygen concentration in the silicon wafer is regulated to more than 12×10^{17} atoms/cm³.

LEGAL STATUS

[Date of request for examination] 16.12.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
 2. **** shows the word which can not be translated.
 3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The manufacture approach of the epitaxial wafer characterized by growing up an epitaxial layer on the front face of the silicon wafer cut down from the silicon single crystal raised as more than 7.3 degrees C / min in the cooling rate in a 1200 to 1050 degrees C temperature requirement on the occasion of the pull-up by the Czochralski method.

[Claim 2] The manufacture approach of the epitaxial wafer which carries out the cooling rate in a 1200 to 1050 degrees C temperature requirement to more than 7.3 degrees C / min in the case of the pull-up by the Czochralski method, and is characterized by growing up an epitaxial layer on the front face of the silicon wafer cut down from the silicon single crystal subsequently raised considering the cooling rate in a 1000 to 700 degrees C temperature requirement as below 3.5 degrees C / min.

[Claim 3] The manufacture approach of the silicon single crystal according to claim 1 or 2 characterized by the oxygen density in the cut-down silicon wafer being more than 12×10^{17} atoms/cm³ (ASTM'79).

[Translation done.]

*** NOTICES ***

JPO and NCIPPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]**[0001]**

[Field of the Invention] This invention relates to the manufacture approach of an epitaxial wafer that it is obtained from the silicon single crystal by which the heat history at the time of the pull-up by the Czochralski method (henceforth a "CZ process") was controlled in more detail, and the outstanding gettering operation can be demonstrated, about the manufacture approach of the epitaxial wafer used for the integrated circuit device of a semi-conductor.

[0002]

[Description of the Prior Art] In recent years, the accumulation densification of a silicon semiconductor device is progressing quickly, and the demand about the quality of the silicon wafer which forms a device is severe. For example, in the so-called "device active region" in which a device is formed on a wafer, since crystal defect metallurgy group system impurities, such as a rearrangement, become increase of leakage current, and the life time fall cause of a carrier, the circuit formed by high integration follows them on becoming detailed, and they are restricted still more severely.

[0003] From the former, the wafer cut down from the silicon single crystal manufactured by the CZ process as an object for semiconductor devices is used. About three 10^{18} atoms/cm oxygen [*****] is usually contained in this wafer. By the heat history at the time of device formation, this oxygen forms a precipitation-of-oxygen nucleus, and forms crystal defects, such as a rearrangement and a stacking fault. however, formation according to LOCOS (local oxidation of silicon) of field oxide at the manufacture process of a device and a well -- since it is held at about 1100 degrees C for several hours at the time of formation of a diffusion layer, near the wafer front face, the so-called DZ layer (denuded zone) without the crystal defect around number 10 micrometers of thickness is formed of the out-diffusion of oxygen. Since this DZ layer became a device active region, generating of a crystal defect was controlled automatically.

[0004] however, detailed-izing of a semiconductor device -- following -- a well -- if high energy ion injection is adopted as formation and a device process comes to be performed at low temperature 1000 degrees C or less, the above-mentioned oxygen out-diffusion will not fully happen, but DZ layer will no longer be formed fully near the front face. For this reason, although hypoxia-ization of a wafer had been performed, it was difficult to control generating of a crystal defect completely.

[0005] Since it is such, the epitaxial wafer which grew up the epitaxial layer which does not include a crystal defect nearly completely on the wafer is developed, and it is mostly used to a high integration device. However, even if it uses an epitaxial wafer with the high integrity of a crystal, a device property will get worse by metal impurity contamination of the epitaxial layer in a subsequent device process.

[0006] A process also becomes complicated, the opportunity increases it and effect also becomes large, so that accumulation carries out densification of the contamination by the impurity of such a metal system element. Although clean-ization of a process environment and the material of construction has exclusion of contamination fundamentally, it is difficult to lose completely in a device process, and a gettering technique is needed as the management means. This is a means to capture and defang the impurity element which has invaded by contamination in the location outside a device active region (sink).

[0007] As a gettering technique, there is a thing which captures an impurity element using the oxygen sludge of the oxygen reason by which induction is automatically carried out during heat treatment of a device process and which is called in thorin chic gettering (only referred to as "IG" intrinsic gettering and the following). However, if 1050 degrees C - 1200 degrees C elevated-temperature heat treatment is performed to a wafer at an epitaxial process, it will become difficult to fully carry out induction of the oxygen sludge with which the precipitation-of-oxygen nucleus which is inherent in the wafer cut down from the silicon single crystal contracts and disappears, and serves as a source of gettering in a wafer in a subsequent device process. For this reason, even if it applies this gettering technique, the problem that sufficient IG effectiveness cannot be desired to a metal impurity covering the whole process arises.

[0008] The method of making it grow up to be the size in which elevated-temperature heat treatment to which a wafer is heat-treated at 600-900 degrees C before the epitaxial process in a device, and a precipitation-of-oxygen nucleus is given at an epitaxial process from the former in order to solve such a problem cannot disappear easily, either is proposed (for example, refer to JP,8-339024,A).

[0009] According to the proposed approach, the size of the precipitation-of-oxygen nucleus under crystal is increased, and thermal stability is made to specifically increase fully by heat treatment before device processing. After that, even if it performs elevated-temperature heat treatment at an epitaxial process, it does not reduce and the precipitation-of-oxygen nucleus in a wafer does not disappear. And since the precipitation-of-oxygen nucleus in which after the epitaxial process remained forms an oxygen sludge from the initial stage of a device process and acts effectively as a sink of gettering, it supposes that the outstanding IG effectiveness is expectable. However, by the proposed approach, by the silicon wafer production process, the above-mentioned heat treatment is needed as a new process, and there is a problem of increasing the manufacturing cost of an epitaxial wafer.

[0010]

[Problem(s) to be Solved by the Invention] This invention is made in view of the problem in the epitaxial wafer manufacture mentioned above, does not need a new heat treatment process after a pull-up of a silicon single crystal, but the thermal stability of an oxygen sludge is obtained after an epitaxial process, and it aims at offering the manufacture approach of an epitaxial wafer that the outstanding IG effectiveness can be demonstrated.

[0011]

[Means for Solving the Problem] In order to investigate the effect of the heat-of-crystallization hysteresis exerted on the thermal stability of the precipitation-of-oxygen nucleus by which the cooling rate at the time of a pull-up of the silicon single crystal by the CZ process was formed into the single crystal, this invention persons used the silicon single crystal of diameter 4", and conducted the modification experiment of the pull-up rate in a process the middle.

[0012] the approach of a concrete experiment -- carrying out -- coming out -- the body section is raised to die length of 500mm by 1.0 mm/min, and it pulls up at the time with a die length of 500mm, and a pull-up rate changes a rate to 0.5 mm/min, 1.6 mm/min, or 2.0 mm/min, and raises it to die length of 550mm. A tail diaphragm is performed and raising is ended, after returning a pull-up rate to 1.0 mm/min and raising to 850mm as it is again after that.

[0013] Thus, the raised single crystal is annealed [to a low temperature side] from the temperature at the time of moderation initiation in the temperature requirement around 100 degrees C, when a pull-up rate is slowed down with modification of a pull-up rate, and on the other hand, when a pull-up rate is accelerated, it will quench [to a low temperature side] it from the temperature at the time of accelerating initiation in the temperature requirement around 100 degrees C. It investigated about the thermal stability of the oxygen sludge formed by the pull-up by the CZ process by starting a sample from the part cooled among single crystals after the pull-up in the 1400-600-degree C temperature requirement, processing 1100 degree-Cx16hr as elevated-temperature heat treatment, and measuring the number of the defect by which induction was carried out by heat treatment.

[0014] It is drawing in which pulling up with the defect density by which induction was carried out by heat treatment by the modification experiment of the pull-up rate in a process, and showing relation with the temperature at the time of rate modification initiation while drawing 1 being based on a CZ process. the case where a pull-up rate is changed into 0.5 mm/min from 1.0 mm/min in

drawing 1 $R > 1$ -- A crystal (annealing) and the case where it similarly changes into 1.6 mm/min from 1.0 mm/min -- B crystal (quenching) -- further -- C crystal (quenching) shows the case where it changes into 2.0 mm/min from 1.0 mm/min.

[0015] From the result shown in drawing 1 , by quenching a 1200 to 1050 degrees C temperature requirement shows that the defect density by which induction is carried out by heat treatment, i.e., the consistency of an oxygen sludge, increases remarkably. If B crystal is compared with C crystal at this time, defect density will increase [the direction of C crystal which serves as quenching processing more]. Furthermore, by annealing a 1000 to 700 degrees C temperature requirement shows that the consistency of an oxygen sludge stabilizes and increases.

[0016] It is completed based on the knowledge acquired by the pull-up rate modification experiment by the CZ process mentioned above, and this invention relates to the manufacture approach of the epitaxial wafer obtained from the silicon single crystal which the heat history was controlled by the CZ process and was able to be pulled up. Specifically, the manufacture approach of the epitaxial wafer indicated by said claims 1-3 is made into the summary.

[0017] The manufacture approach of the epitaxial wafer indicated by claim 1 is characterized by growing up an epitaxial layer on the front face of the silicon wafer cut down from the silicon single crystal raised as more than 7.3 degrees C / min in the cooling rate in a 1200 to 1050 degrees C temperature requirement on the occasion of the pull-up by the CZ process (henceforth "the 1st approach").

[0018] It is because the defective number by which induction is carried out can increase and limiting the temperature requirement cooled in the case of a pull-up with 1200 to 1050 degrees C can increase the consistency of an oxygen sludge by heat treatment by quenching this temperature requirement so that clearly from the result of said drawing 1 . Thereby, the outstanding IG effectiveness is demonstrated.

[0019] Furthermore, the cooling rate secured with B crystal by above-mentioned pull-up rate modification trial has specified the cooling rate as quenching 7.3 degrees C / more than min, and it is checking that sufficient cooling effect is demonstrated. Furthermore, it is desirable to consider as quenching 8.5 degrees C / more than min with the cooling rate secured with C crystal.

[0020] By the 1st approach, by quenching in a 1200 to 1050 degrees C temperature requirement 7.3 degrees C / above min in the case of a pull-up, condensation of the hole incorporated by the solid-liquid interface can be prevented, and the concentration of a residual hole can be kept high. Since the free energy which a precipitation-of-oxygen nucleus forms falls and growth of a precipitation-of-oxygen nucleus is started from a hot temperature field rather than before by this, the thermal stability of the precipitation-of-oxygen nucleus itself can fully generate an oxygen sludge also in heat treatment of the device process after increase and epitaxial growth.

[0021] Therefore, by the 1st approach, the IG effectiveness can fully be demonstrated from the initial stage of a device process, without newly giving a heat treatment process before an epitaxial process by growing up an epitaxial layer on the front face of the silicon wafer cut down from the silicon single crystal by which the heat history was controlled as above-mentioned.

[0022] The manufacture approach of the epitaxial wafer indicated by claim 2 The cooling rate in a 1200 to 1050 degrees C temperature requirement is carried out to more than 7.3 degrees C / min in the case of the pull-up by the CZ process. Subsequently, it is characterized by growing up an epitaxial layer on the front face of the silicon wafer cut down from the silicon single crystal raised as below 3.5 degrees C / min in the cooling rate in a 1000 to 700 degrees C temperature requirement (henceforth "the 2nd approach").

[0023] The operation as cooling by the 1st approach with the same quenching in a 1200 to 1050 degrees C [which is specified at a before process among the cooling processes controlled in the case of a pull-up] temperature requirement and effectiveness are demonstrated. Furthermore, it is because supposing that it cools slowly in a 1000 to 700 degrees C [which is specified at degree process] temperature requirement can grow up the nucleated precipitation-of-oxygen nucleus from the result of said drawing 1 and you can make it stabilized more.

[0024] The cooling rate in a 1000 to [above-mentioned] 700 degrees C temperature requirement is specified as annealing below 3.5 degrees C / min because sufficient annealing effectiveness to be stabilized and increase the consistency of an oxygen sludge based on the pull-up rate modification

trial of said drawing 1 is demonstrated.

[0025] Even if it is the 2nd approach, even if it does not newly give a heat treatment process like the 1st manufacture approach by growing up an epitaxial layer, a precipitation-of-oxygen nucleus does not contract and disappear by epitaxial processing on the front face of the silicon wafer cut down from the silicon single crystal by which the heat history was controlled as mentioned above.

[0026] The manufacture approach of the epitaxial wafer indicated by claim 3 is characterized by carrying out the oxygen density in the cut-down silicon wafer more than 12×10^{17} atoms/cm³ (ASTM'79) in the 1st and 2nd approach of the above.

[0027] Although the oxygen of predetermined concentration is contained in the silicon single crystal manufactured by the CZ process, when the oxygen densities to contain run short, wafer reinforcement falls remarkably or there is a case where it becomes impossible to demonstrate sufficient IG effectiveness. Therefore, it is desirable to carry out an oxygen density more than 12×10^{17} atoms/cm³ (ASTM'79) so that precipitation-of-oxygen nuclear stability can be effectively secured by the 1st and 2nd approach.

[0028]

[Embodiment of the Invention] By the manufacture approach of the epitaxial wafer of this invention, the cooling rate in a specific temperature requirement is specified to the silicon single crystal which can be pulled up by the CZ process as the heat history. Although there are various approaches in adding this heat history to a silicon single crystal in the case of a pull-up, it becomes possible by, for example, optimizing the heat-shield material used by the manufacturing installation by the CZ process.

[0029] Drawing 2 is drawing explaining the configuration of the manufacturing installation of the silicon single crystal by the CZ process used by this invention. Crucible 1 is allotted to the center position of equipment and it consists of container 1 made from graphite b by which fitting was carried out to container 1 made from quartz a, and this outside. The heating heater 2 is arranged in the periphery of crucible 1 by concentric circle tube, and the melt 3 by which melting was carried out at this heating heater is held in crucible 1. The pull-up shaft 4 equips with seed crystal 5 above crucible 1, and is installed in it possible [rotation and rise and fall], and a single crystal 6 is grown up from the lower limit of seed crystal 5. And the single crystal 6 raised is surrounded and the heat-shield material 7 is arranged.

[0030] Drawing 3 is drawing showing the example which optimized heat-shield material. Since this is attained, the single crystal which can be pulled up can be made to quench in a 1200 degrees C - 1050 degrees C temperature requirement by making a cooling dome 8 include in the heat-shield material 7, and circulating the coolant, as shown in drawing 3 although [the 1st approach] quenched in a 1200 to 1050 degrees C temperature requirement.

[0031] Drawing 4 is drawing showing other examples which optimized heat-shield material. The 2nd approach is carried out as cooling slowly in a 1000 to 700 degrees C temperature requirement in addition to the 1st approach. As shown in drawing 4, by making a cooling dome 8 include in the heat-shield material 7, raising a cooling rate by circulating the coolant in a 1200 degrees C - 1050 degrees C temperature requirement, and making thin further the heat insulator of the heat-shield material 7, the amount of thermal radiation from a heater 2 is made to increase, and the cooling rate in the 1000 degrees C - 700 degrees C temperature requirement of a silicon single crystal is lowered. Thus, by choosing optimization of heat-shield material, the cooling rate of a 1200 degrees C - 1050 degrees C temperature requirement can be carried out 7.3 degrees C / more than min, and the cooling rate in a 1000 degrees C - 700 degrees C temperature requirement can be made coincidence at below 3.5 degrees C / min.

[0032] By the manufacture approach of the epitaxial wafer of this invention, the silicon single crystal with which the heat history was controlled by the pull-up by the CZ process is cut down, and it considers as a wafer, and suppose the front face that an epitaxial layer is formed after polish and washing. In the manufacture approach of this invention, in case an epitaxial layer is grown up, if it is the formation approaches of an epitaxial layer without a crystal defect, such as a thermal decomposition method of vapor growth, it can apply to the wafer front face which cut down the above-mentioned single crystal by any approaches.

[0033]

[Example] In order to check the effectiveness of this invention, it examined based on the following examples 1-3. However, the contents of this invention are not limited to these examples.

(Example 1) An example 1 is an example of a comparison from which it separated from the conditions specified by the 1st and 2nd approach, and manufactured the silicon single crystal of 8 inches and p mold (100) using the manufacturing installation shown in said drawing 2. The conditions at the time of a pull-up set the cooling rate in a 1200 to 1050 degrees C temperature requirement to 2.5 degrees C / min, and, subsequently the initial oxygen density under crystal was taken as 13.9×10^{17} atoms/cm³ (ASTM'79) by setting the cooling rate in a 1000 to 700 degrees C temperature requirement to 1.2 degrees C / min.

[0034] The wafer was cut down from the manufactured single crystal, and after surface polish and washing, deposition temperature grew up the epitaxial layer on the conditions which are 1150 degrees C, and considered as the wafer of a sample 1. Next, these wafers were heat-treated at 1000 degrees C in 16 hours, cleavage of the wafer was carried out, the light etching reagent performed selective etching for 5 minutes, the etching pit consistency was counted with the optical microscope, and the defect density of the heat treatment induction formed into the wafer was measured. These measurement results are shown in Table 1.

[0035]

[Table 1]

表1

区分	サンプル	1100°C～1050°C 範囲の冷却速度 (°C/min)	1000°C～700°C 範囲の冷却速度 (°C/min)	初期 酸素濃度 (atoms/cm ³)	熱処理脱起 欠陥密度 (/cm ²)
実施例 1	サンプル 1	*2.5°C/min	1.2°C/min	13.9×10^{17}	$<1 \times 10^2$
実施例 2	サンプル 2	8.2°C/min	5.2°C/min	10.2×10^{17}	6.8×10^5
	サンプル 3	7.4°C/min	5.6°C/min	12.5×10^{17}	2.8×10^4
実施例 3	サンプル 4	8.2°C/min	3.2°C/min	9.7×10^{17}	1.5×10^4
	サンプル 5	9.2°C/min	3.4°C/min	13.2×10^{17}	5.4×10^4

注) 表中で*を付したものは、本発明で規定する範囲外であることを示す。

Since [which the cooling rate in a 1200 degrees C - 1050 degrees C temperature requirement specifies as 2.5 degrees C / min] it was out of range, the sample 1 was that to which most oxygen sludges are not observed and defect density does not reach the minimum limit of detection of an optical microscope ($<1 \times 10^2$).

(Example 2) In the example 2, in order to check the effectiveness of the 1st approach, the silicon single crystal of 8 inches and p mold (100) was manufactured using the single crystal manufacturing installation which used the heat-shield material shown in drawing 3. The initial oxygen density under crystal was taken [*****] as 2 of a hypoxia level (sample 2) and a hyperoxia level (sample 3) levels as the cooling rate in the 1200 to 1050 degrees C temperature requirement at the time of a pull-up and the cooling rate in a 1000 to 700 degrees C temperature requirement were shown in Table 1. The oxygen density and cooling rate at this time are shown in Table 1.

[0036] The wafer was cut down from the manufactured single crystal, the epitaxial layer was grown up after surface polish and washing on the conditions whose deposition temperature is 1150 degrees C, and the defect density of the heat treatment induction formed into the wafer was measured like the example 1. These measurement results are shown in Table 1.

[0037] Samples 2 and 3 were able to obtain sufficient defect density as compared with the sample 1 of an example 1. Furthermore, when samples 2 and 3 are compared, as for the sample 3 whose initial oxygen density is more than 12×10^{17} atoms/cm³ (ASTM'79), it turns out that the defect density of heat treatment induction serves as 2.8×10^4 /cm², and the stable oxygen sludge is obtained.

(Example 3) In the example 3, in order to check the effectiveness of the 2nd approach, the silicon single crystal of 8 inches and p mold (100) was manufactured using the single crystal manufacturing installation which used the heat-shield material shown in drawing 4. The initial oxygen density under crystal was taken [*****] as 2 of a hypoxia level (sample 4) and a hyperoxia level (sample 5) levels as the cooling rate in the 1200 to 1050 degrees C temperature requirement at the time of a pull-up and the cooling rate in a 1000 to 700 degrees C temperature requirement were shown in Table 1. The oxygen density and cooling rate at this time are shown in Table 1.

[0038] The wafer was cut down from the manufactured single crystal, the epitaxial layer was grown up after surface polish and washing on the conditions whose deposition temperature is 1150 degrees C, and the defect density of the heat treatment induction formed into the wafer was measured like the example 1. These measurement results are shown in Table 1.

[0039] The samples 4 and 5 by the 2nd approach can make the defect density of heat treatment induction increase, if the effect of an initial oxygen density is removed compared with the samples 2 and 3 by the 1st approach. Furthermore, when samples 4 and 5 are compared, as for the sample 5 whose initial oxygen density is more than 12×10^{17} atoms/cm³ (ASTM'79), it turns out that the defect density of heat treatment induction serves as $5.4 \times 10^{4}/\text{cm}^2$, the stable oxygen sludge is obtained, and sufficient IG effectiveness is demonstrated.

[0040]

[Effect of the Invention] According to the manufacture approach of the epitaxial wafer of this invention, a new heat treatment process is not needed after a pull-up of a silicon single crystal, but the thermal stability of an oxygen sludge is obtained after an epitaxial process, and the epitaxial wafer which can demonstrate the outstanding IG effectiveness can be manufactured.

[Translation done.]

*** NOTICES ***

JPO and NCIPPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is drawing in which pulling up with the defect density by which induction was carried out by heat treatment by the modification experiment of the pull-up rate in a process, and showing relation with the temperature at the time of rate modification initiation while being based on a CZ process.

[Drawing 2] It is drawing explaining the configuration of the manufacturing installation of the silicon single crystal by the CZ process used by this invention.

[Drawing 3] It is drawing showing the example which optimized heat-shield material.

[Drawing 4] It is drawing showing other examples which optimized heat-shield material.

[Description of Notations]

- 1: Crucible 1a: Container made from a quartz
- 1b: Container made from a graphite 2: Heating heater
- 3: Melt 4: Pull-up shaft
- 5: Seed crystal 6: Single crystal
- 7: Heat-shield material 8: Cooling dome

[Translation done.]

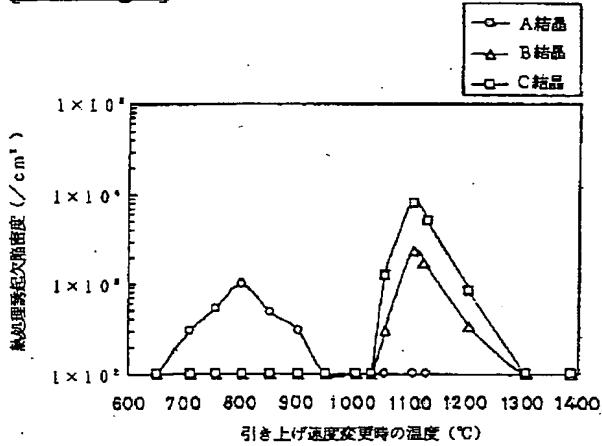
* NOTICES *

JPO and NCIPPI are not responsible for any damages caused by the use of this translation.

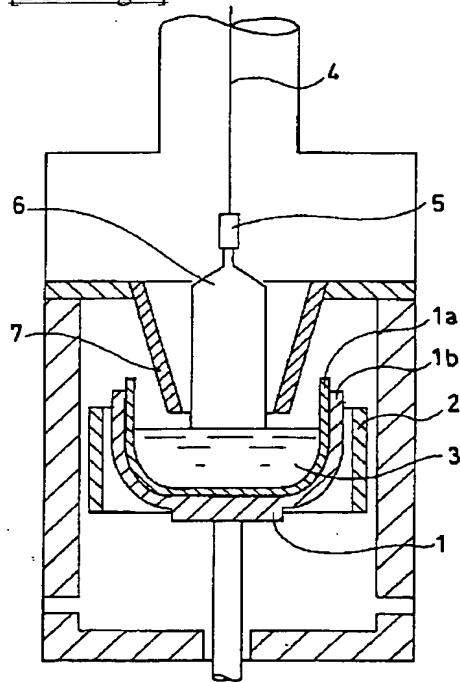
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

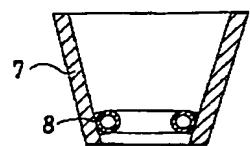
[Drawing 1]



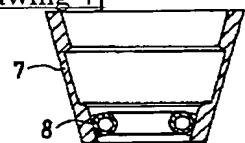
[Drawing 2]



[Drawing 3]



[Drawing 4]



[Translation done.]

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-012498

(43)Date of publication of application : 15.01.2002

(51)Int.Cl.

C30B 29/06
C30B 23/02
C30B 25/18
H01L 21/208

(21)Application number : 2000-190631

(71)Applicant : SUMITOMO METAL IND LTD

(22)Date of filing : 26.06.2000

(72)Inventor : ONO TOSHIAKI
TANAKA TADAMI
ASAYAMA HIDEKAZU
NISHIKAWA HIDESHI
HORAI MASATAKA

(54) METHOD FOR PRODUCING EPITAXIAL WAFER

(57)Abstract:

PROBLEM TO BE SOLVED: To produce an epitaxial wafer excellent in intrinsic gettering effect without needing additional heat treatment process.

SOLUTION: This method for producing the epitaxial wafer comprises growing an epitaxial layer on the surface of the wafer which is cut out from a single crystal grown at a cooling rate of more than 7.3° C/min at a temperature of 1,200–1,050° C in the pulling-up operation by CZ method, or further, grown at a cooling rate of less than 3.5° C/min at a temperature of 1,000–700° C. In this case, it is preferable that the oxygen concentration in the silicon wafer is regulated to more than 12×10^{17} atoms/cm³.

LEGAL STATUS

[Date of request for examination] 16.12.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-12498

(P2002-12498A)

(43)公開日 平成14年1月15日 (2002.1.15)

(51)Int.Cl.
C 30 B 29/06

識別記号
502

F I
C 30 B 29/06

テマコード(参考)
502 H 4G 077
502 J 5F 053

23/02
25/18

23/02
25/18

審査請求 未請求 請求項の数 3 O.L (全 6 頁) 最終頁に続く

(21)出願番号 特願2000-190631(P2000-190631)

(22)出願日 平成12年6月26日 (2000.6.26)

(71)出願人 000002118

住友金属工業株式会社
大阪府大阪市中央区北浜4丁目5番33号

(72)発明者 小野 敏昭

佐賀県杵島郡江北町上小田2201 住友金属
工業株式会社シチックス事業本部内

(72)発明者 田中 忠美

佐賀県杵島郡江北町上小田2201 住友金属
工業株式会社シチックス事業本部内

(74)代理人 100103481

弁理士 森 道雄 (外1名)

最終頁に続く

(54)【発明の名称】 エピタキシャルウェーハの製造方法

(57)【要約】

【課題】新たな熱処理プロセスを必要とすることなく、優れたIG効果を発揮するエピタキシャルウェーハを製造することができる。

【解決手段】(1) CZ引上げの際に1200°Cから1050°Cの温度範囲での冷却速度を7.3°C/min以上として育成された単結晶から切り出されたウェーハの表面上に、エピタキシャル層を成長させることを特徴とするエピタキシャルウェーハの製造方法である。

(2) さらに、CZ引上げの際に、1000°Cから700°Cの温度範囲での冷却速度を3.5°C/min以下として育成された単結晶から切り出されたウェーハの表面上に、エピタキシャル層を成長させることを特徴とするエピタキシャルウェーハの製造方法である。

上記の切り出されたシリコンウェーハ中の酸素濃度が12×10¹⁷ atoms/cm³以上にするのが望ましい。

【特許請求の範囲】

【請求項1】チョクラルスキー法による引上げの際に1200°Cから1050°Cの温度範囲での冷却速度を7.3°C/min以上として育成されたシリコン単結晶から切り出されたシリコンウェーハの表面上に、エピタキシャル層を成長させることを特徴とするエピタキシャルウェーハの製造方法。

【請求項2】チョクラルスキー法による引上げの際に1200°Cから1050°Cの温度範囲での冷却速度を7.3°C/min以上とし、次いで1000°Cから700°Cの温度範囲での冷却速度を3.5°C/min以下として育成されたシリコン単結晶から切り出されたシリコンウェーハの表面上に、エピタキシャル層を成長させることを特徴とするエピタキシャルウェーハの製造方法。

【請求項3】切り出されたシリコンウェーハ中の酸素濃度が 12×10^{17} atoms/cm³ (ASTM'79) 以上であることを特徴とする請求項1または請求項2に記載のシリコン単結晶の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体の集積回路素子に使用されるエピタキシャルウェーハの製造方法に関し、さらに詳しくは、チョクラルスキー法（以下、「CZ法」という）による引上げ時の熱履歴が制御されたシリコン単結晶から得られ、優れたゲッタリング作用を発揮することができるエピタキシャルウェーハの製造方法に関するものである。

【0002】

【従来技術】近年、シリコン半導体デバイスの集積高密度化は、急速に進展しており、デバイスを形成するシリコンウェーハの品質に関する要求は厳しくなっている。例えば、ウェーハ上でデバイスが形成される、いわゆる「デバイス活性領域」において、転位等の結晶欠陥や金属系不純物はリーク電流の増大やキャリアのライフタイム低下原因となることから、高集積化で形成される回路が微細になるにともない、一層厳しく制限される。

【0003】従来から、半導体デバイス用として、CZ法によって製造されたシリコン単結晶から切り出されたウェーハが用いられている。このウェーハには、通常、 10^{17} atoms/cm³ 程度の過飽和な酸素が含まれている。この酸素はデバイス形成時の熱履歴によって、酸素析出核を形成し、転位や積層欠陥などの結晶欠陥を形成する。しかし、デバイスの製造過程で、フィールド酸化膜のLOCOS (local oxidation of silicon) による形成やウェル拡散層の形成時に、1100°C程度で数時間保持されるため、ウェーハ表面近傍では酸素の外方拡散によって、厚さ数十μm前後の結晶欠陥のない、いわゆるDZ層 (denuded zone)が形成される。このDZ層がデバイス活性領域となるので、結晶欠陥の発生が自然に抑制されていた。

【0004】ところが、半導体デバイスの微細化にともない、ウェル形成に高エネルギーイオン注入が採用され、デバイスプロセスが1000°C以下の低温で行われるようになると、上記酸素外方拡散が十分に起こらず表面近傍でDZ層が十分に形成されなくなる。このためウェーハの低酸素化が行われてきたが、結晶欠陥の発生を完全に抑制することは困難であった。

【0005】このようなことから、結晶欠陥をほぼ完全に含まないエピタキシャル層をウェーハ上に成長させたエピタキシャルウェーハが開発され、高集積化デバイスに多く用いられるようになっている。しかし、結晶の完全性が高いエピタキシャルウェーハを用いても、その後のデバイス工程におけるエピタキシャル層の金属不純物汚染によって、デバイス特性が悪化することになる。

【0006】このような金属系元素の不純物による汚染は、集積が高密度化するほどプロセスも複雑になって、その機会が増加し影響も大きくなってくる。汚染の排除は基本的にはプロセス環境および使用材料のクリーン化にあるが、デバイスプロセスにおいて完全になくすることは困難であり、その対処手段としてゲッタリング技術が必要になる。これは、汚染により侵入してきた不純物元素をデバイス活性領域外の場所（シンク）に捕獲し、無害化する手段である。

【0007】ゲッタリング技術としては、デバイスプロセスの熱処理中に自然に誘起される酸素起因の酸素析出物を利用して不純物元素を捕獲する、イントリニシックゲッタリング (intrinsic gettering、以下、単に「IG」とする) と呼ばれるものがある。しかし、エピタキシャル工程で1050°C～1200°Cの高温熱処理がウェーハに施されると、シリコン単結晶から切り出されたウェーハに内在する酸素析出核が縮小、消滅し、その後のデバイスプロセスにおいて、ウェーハ内にゲッタリング源となる酸素析出物を充分に誘起することが困難になる。このため、このゲッタリング技術を適用しても、プロセス全体にわたって金属不純物に対して充分なIG効果を望めないという問題が生じる。

【0008】従来から、このような問題を解決するため、デバイスでのエピタキシャル工程前にウェーハを600～900°Cで熱処理を行い、酸素析出核をエピタキシャル工程で施される高温熱処理でも消滅しにくいサイズに成長させる方法が提案されている（例えば、特開平8-339024号公報参照）。

【0009】具体的には、提案された方法によれば、デバイス処理前の熱処理によって、結晶中の酸素析出核のサイズを増大させ、十分に熱的安定性を増加させる。その後に、エピタキシャル工程での高温熱処理を施したとしても、ウェーハ中の酸素析出核は縮小、消滅することができない。そして、エピタキシャル工程後も残存した酸素析出核は、デバイス工程の初期段階から酸素析出物を形成しゲッタリングのシンクとして有効に作用するので、

優れたIG効果を期待できるとしている。しかし、提案された方法ではシリコンウェーハ製造工程で、上記の熱処理が新たなプロセスとして必要になり、エピタキシャルウェーハの製造コストを増大させるという問題がある。

【0010】

【発明が解決しようとする課題】本発明は、上述したエピタキシャルウェーハ製造における問題に鑑みてなされたものであり、シリコン単結晶の引上げ後に新たな熱処理プロセスを必要とせず、エピタキシャル工程後においても酸素析出物の熱安定性が得られ、優れたIG効果を発揮することができるエピタキシャルウェーハの製造方法を提供することを目的としている。

【0011】

【課題を解決するための手段】本発明者らは、CZ法によるシリコン単結晶の引上げ時の冷却速度が単結晶中に形成された酸素析出核の熱安定性に及ぼす結晶熱履歴の影響を調査するために、直径4"のシリコン単結晶を用いて、途中過程での引上げ速度の変更実験を行った。

【0012】具体的な実験の方法としては、引上げ速度が1.0mm/minで長さ500mmまで直胴部を育成し、長さ500mmの時点で引上げ速度を0.5mm/min、1.6mm/minまたは2.0mm/minに変化させて、長さ550mmまで育成する。その後は、再び、引上げ速度を1.0mm/minに戻して、そのまま850mmまで育成した後、テール絞りを行って引上を終了する。

【0013】このようにして育成された単結晶は、引上げ速度の変更にともなって、引上げ速度を減速した場合には、減速開始時の温度から低温側へ100°C前後の温度範囲で徐冷され、一方、引上げ速度を増速した場合には、増速開始時の温度から低温側へ100°C前後の温度範囲で急冷されることになる。引上げ後に、単結晶のうち1400~600°Cの温度範囲で冷却された部位からサンプルを切り出して、高温熱処理として1100°C×16hrの処理を行い、熱処理で誘起された欠陥の個数を測定することによって、CZ法による引上げで形成された酸素析出物の熱安定性について調査した。

【0014】図1は、CZ法による途中過程での引上げ速度の変更実験による熱処理で誘起された欠陥密度と引上げ速度変更開始時の温度との関係を示す図である。図1中では、引上げ速度を1.0mm/minから0.5mm/minに変更した場合をA結晶(徐冷)、同じく1.0mm/minから1.6mm/minに変更した場合をB結晶(急冷)、さらに1.0mm/minから2.0mm/minに変更した場合をC結晶(急冷)で示している。

【0015】図1に示す結果から、1200°Cから1050°Cの温度範囲を急冷することによって、熱処理で誘起される欠陥密度、すなわち、酸素析出物の密度が著しく増大することが分かる。このとき、B結晶とC結晶とを比較すると、より急冷処理となるC結晶の方が欠陥密度が増加

している。さらに、1000°Cから700°Cの温度範囲を徐冷することによっても、酸素析出物の密度が安定して増大することが分かる。

【0016】本発明は、上述したCZ法による引上げ速度変更実験によって得られた知見に基づいて完成されたものであり、CZ法によって熱履歴が制御されて引上げられたシリコン単結晶から得られるエピタキシャルウェーハの製造方法に関するものである。具体的には、前記請求項1~3に記載されるエピタキシャルウェーハの製造方法を要旨としている。

【0017】請求項1に記載されるエピタキシャルウェーハの製造方法は、CZ法による引上げの際に1200°Cから1050°Cの温度範囲での冷却速度を7.3°C/min以上として育成されたシリコン単結晶から切り出されたシリコンウェーハの表面上に、エピタキシャル層を成長させることを特徴としている(以下、「第1の方法」という)。

【0018】引上げの際に冷却する温度範囲を1200°Cから1050°Cと限定するのは、前記図1の結果から明らかのように、この温度範囲を急冷することによって、熱処理によって誘起される欠陥個数が増加し、酸素析出物の密度を増大させることができるからである。これにより、優れたIG効果が発揮される。

【0019】さらに、冷却速度を7.3°C/min以上の急冷と規定しているのは、上述の引上げ速度変更試験でB結晶によって確保される冷却速度であり、十分な冷却効果が発揮されることを確認している。さらに、C結晶によって確保される冷却速度で、8.5°C/min以上の急冷とするのが望ましい。

【0020】第1の方法では、引上げの際に1200°Cから1050°Cの温度範囲で7.3°C/min以上で急冷することによって、固液界面で取り込まれた空孔の凝集を阻止できて、残留空孔の濃度を高く保つことができる。これによって、酸素析出核が形成する自由エネルギーが低下し、従来よりも高温の温度領域から酸素析出核の成長が開始されるため、酸素析出核そのものの熱的安定性が増し、エピタキシャル成長後のデバイスプロセスの熱処理においても十分に酸素析出物を生成できる。

【0021】したがって、第1の方法では、上述の通り、熱履歴が制御されたシリコン単結晶から切り出されたシリコンウェーハの表面上に、エピタキシャル層を成長させることによって、エピタキシャル工程前に新たに熱処理プロセスを施すことなく、デバイス工程の初期段階から十分にIG効果を発揮させることができる。

【0022】請求項2に記載されるエピタキシャルウェーハの製造方法は、CZ法による引上げの際に1200°Cから1050°Cの温度範囲での冷却速度を7.3°C/min以上とし、次いで1000°Cから700°Cの温度範囲での冷却速度を3.5°C/min以下として育成されたシリコン単結晶から切り出されたシリコンウェーハの表面上に、エピタキシャル層を成長させることを特徴としている(以下、「第2

の方法」という)。

【0023】引上げの際に制御される冷却工程のうち前工程で規定する1200°Cから1050°Cの温度範囲での急冷は、第1の方法による冷却と同じ作用、効果が発揮される。さらに、次工程で規定する1000°Cから700°Cの温度範囲で徐冷することとしているのは、前記図1の結果から、核生成した酸素析出核を成長させ、より安定させることができるからである。

【0024】上記1000°Cから700°Cの温度範囲での冷却速度を3.5°C/min以下での徐冷と規定しているのは、前記図1の引上げ速度変更試験に基づくものであり、酸素析出物の密度を安定して増大させるのに十分な徐冷効果が発揮されるからである。

【0025】第2の方法であっても、上記のように熱履歴が制御されたシリコン単結晶から切り出されたシリコンウェーハの表面上に、エピタキシャル層を成長させることによって、第1の製造方法と同様に、新たに熱処理プロセスを施さなくとも、エピタキシャル処理によって酸素析出核が縮小、消滅することができる。

【0026】請求項3に記載されるエピタキシャルウェーハの製造方法は、上記第1、第2の方法において、切り出されたシリコンウェーハ中の酸素濃度を 12×10^{17} atoms/cm³ (ASTM'79) 以上にすることを特徴としている。

【0027】CZ法によって製造されたシリコン単結晶には、所定濃度の酸素が含まれるが、含有される酸素濃度が不足すると、ウェーハ強度が著しく低下したり、十分なIG効果が発揮できなくなる場合がある。そのため、第1、第2の方法で酸素析出核の安定性を有效地に確保できるように、酸素濃度を 12×10^{17} atoms/cm³ (ASTM'79) 以上にするのが望ましい。

【0028】

【発明の実施の形態】本発明のエピタキシャルウェーハの製造方法では、CZ法によって引上げられるシリコン単結晶に熱履歴として特定の温度範囲における冷却速度を規定している。引上げの際にこの熱履歴をシリコン単結晶に付加するには種々の方法があるが、例えば、CZ法による製造装置で用いられる熱シールド材を最適化することによって可能になる。

【0029】図2は、本発明で用いられるCZ法によるシリコン単結晶の製造装置の構成を説明する図である。装置の中心位置に坩堝1が配され、石英製容器1aとこの外側に嵌合された黒鉛製容器1bとから構成されている。坩堝1の外周には、加熱ヒーター2が同心円筒状に配設され、坩堝1内にはこの加熱ヒーターにより溶融された融液3が収容されている。坩堝1の上方には、引上げ軸4が種結晶5を装着して、回転、および昇降可能に垂設され、種結晶5の下端から単結晶6を成長させていく。そして、育成される単結晶6を囲繞して熱シールド材7が配置される。

【0030】図3は、熱シールド材を最適化した例を示す図である。第1の方法では、1200°Cから1050°Cの温度範囲で急冷することとしているが、これを達成するため、図3に示すように、熱シールド材7に冷却筒8を組み込ませ、冷却液を循環させることによって、引上げられる単結晶を1200°C～1050°Cの温度範囲で急冷させることができる。

【0031】図4は、熱シールド材を最適化した他の例を示す図である。第2の方法は、第1の方法に加えて1000°Cから700°Cの温度範囲で徐冷することとしている。図4に示すように、熱シールド材7に冷却筒8を組み込ませて、冷却液を循環させることで、1200°C～1050°Cの温度範囲で冷却速度を高め、さらに熱シールド材7の断熱材を薄くすることによって、ヒーター2からの熱輻射量を増加させて、シリコン単結晶の1000°C～700°Cの温度範囲での冷却速度を低めている。このように熱シールド材の最適化を選択することによって、1200°C～1050°Cの温度範囲の冷却速度を7.3°C/min以上にして、同時に1000°C～700°Cの温度範囲での冷却速度を3.5°C/min以下にことができる。

【0032】本発明のエピタキシャルウェーハの製造方法では、CZ法による引上げで熱履歴が制御されたシリコン単結晶を切り出してウェーハとし、その表面を研磨、洗浄後にエピタキシャル層を形成することとしている。本発明の製造方法においては、エピタキシャル層を成長させる際に、上述の単結晶を切り出したウェーハ表面に、気相成長法の熱分解法など、結晶欠陥のないエピタキシャル層の形成方法であればどんな方法でも適用することができる。

【0033】

【実施例】本発明の効果を確認するため、下記の実施例1～3に基づいて試験を実施した。ただし、本発明の内容は、これらの実施例に限定されるものではない。

(実施例1) 実施例1は、第1、第2の方法で規定する条件から外れた比較例であって、前記図2に示す製造装置を用いて、8インチ、p型(100)のシリコン単結晶を製造した。引上げ時の条件は、1200°Cから1050°Cの温度範囲での冷却速度を2.5°C/minとし、次いで1000°Cから700°Cの温度範囲での冷却速度を1.2°C/minとして、結晶中の初期酸素濃度は 13.9×10^{17} atoms/cm³ (ASTM'79) とした。

【0034】製造された単結晶からウェーハを切り出して、表面研磨、洗浄後に、堆積温度が1150°Cの条件でエピタキシャル層を成長させて、サンプル1のウェーハとした。次に、これらのウェーハを1000°Cで16時間で熱処理し、ウェーハを劈開してライトエッティング液で5分間の選択エッティングを行って、光学顕微鏡にてエッティングピット密度をカウントして、ウェーハ中に形成された熱処理誘起の欠陥密度を測定した。これらの測定結果を表50-1に示す。

【0035】

* * 【表1】

表1

区分	サンプル	1100°C～1050°C範囲の冷却速度 (°C/min)	1000°C～700°C範囲の冷却速度 (°C/min)	初期 酸素濃度 (atoms/cm ³)	熱処理誘起 欠陥密度 (/cm ³)
実施例1	サンプル1	2.5°C/min	1.2°C/min	13.9×10 ¹⁷	<1×10 ⁴
実施例2	サンプル2	5.2°C/min	5.2°C/min	10.2×10 ¹⁷	6.8×10 ⁴
	サンプル3	7.4°C/min	5.6°C/min	12.5×10 ¹⁷	2.8×10 ⁴
実施例3	サンプル4	8.2°C/min	3.2°C/min	9.7×10 ¹⁷	1.5×10 ⁴
	サンプル5	9.2°C/min	3.4°C/min	13.2×10 ¹⁷	5.4×10 ⁴

注) 表中で*を付したものは、本発明で規定する範囲外であることを示す。

サンプル1は、1200°C～1050°Cの温度範囲での冷却速度が2.5°C/minと規定する範囲外であったため、酸素析出物はほとんど観察されず、欠陥密度は光学顕微鏡の検出下限に達しないものであった(<1×10⁴)。

(実施例2) 実施例2では、第1の方法の効果を確認するため、図3に示す熱シールド材を使用した単結晶製造装置を用いて、8インチ、p型(100)のシリコン単結晶を製造した。引上げ時の1200°Cから1050°Cの温度範囲での冷却速度および1000°Cから700°Cの温度範囲での冷却速度は、表1に示す通りとして、結晶中の初期酸素濃度は低酸素水準(サンプル2)および高酸素水準(サンプル3)の2水準とした。このときの酸素濃度および冷却速度を表1に示す。

【0036】 製造された単結晶からウェーハを切り出して、表面研磨、洗浄後に、堆積温度が1150°Cの条件でエピタキシャル層を成長させ、実施例1と同様に、ウェーハ中に形成された熱処理誘起の欠陥密度を測定した。これらの測定結果を表1に示す。

【0037】 サンプル2、3は、実施例1のサンプル1に比較して、十分な欠陥密度を得ることができた。さらに、サンプル2、3を比較すると、初期酸素濃度が12×10¹⁷ atoms/cm³ (ASTM'79) 以上であるサンプル3は、熱処理誘起の欠陥密度が2.8×10⁴/cm³となり、安定した酸素析出物が得られていることが分かる。

(実施例3) 実施例3では、第2の方法の効果を確認するため、図4に示す熱シールド材を使用した単結晶製造装置を用いて、8インチ、p型(100)のシリコン単結晶を製造した。引上げ時の1200°Cから1050°Cの温度範囲での冷却速度および1000°Cから700°Cの温度範囲での冷却速度は、表1に示す通りとして、結晶中の初期酸素濃度は低酸素水準(サンプル4)および高酸素水準(サンプル5)の2水準とした。このときの酸素濃度および冷却速度を表1に示す。

【0038】 製造された単結晶からウェーハを切り出し

て、表面研磨、洗浄後に、堆積温度が1150°Cの条件でエピタキシャル層を成長させ、実施例1と同様に、ウェーハ中に形成された熱処理誘起の欠陥密度を測定した。これらの測定結果を表1に示す。

【0039】 第2の方法によるサンプル4、5は、第1の方法によるサンプル2、3に比べ、初期酸素濃度の影響を除くと、熱処理誘起の欠陥密度を増加させることができる。さらに、サンプル4、5を比較すると、初期酸素濃度が12×10¹⁷ atoms/cm³ (ASTM'79) 以上であるサンプル5は、熱処理誘起の欠陥密度が5.4×10⁴/cm³となり、安定した酸素析出物が得られ、十分なIG効果が発揮されることが分かる。

【0040】

【発明の効果】 本発明のエピタキシャルウェーハの製造方法によれば、シリコン単結晶の引上げ後に新たな熱処理プロセスを必要とせず、エピタキシャル工程後においても酸素析出物の熱安定性が得られ、優れたIG効果を発揮することができるエピタキシャルウェーハを製造することができる。

【図面の簡単な説明】

【図1】 CZ法による途中過程での引上げ速度の変更実験による熱処理で誘起された欠陥密度と引上げ速度変更開始時の温度との関係を示す図である。

【図2】 本発明で用いられるCZ法によるシリコン単結晶の製造装置の構成を説明する図である。

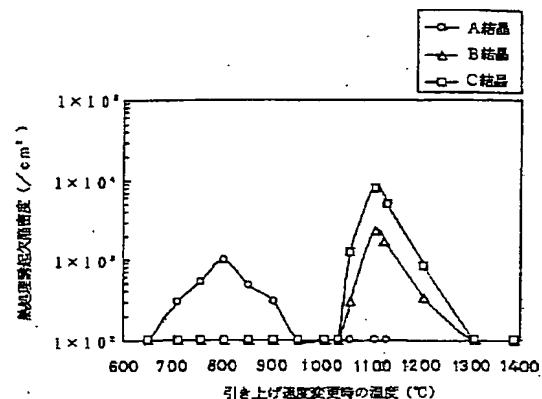
【図3】 热シールド材を最適化した例を示す図である。

【図4】 热シールド材を最適化した他の例を示す図である。

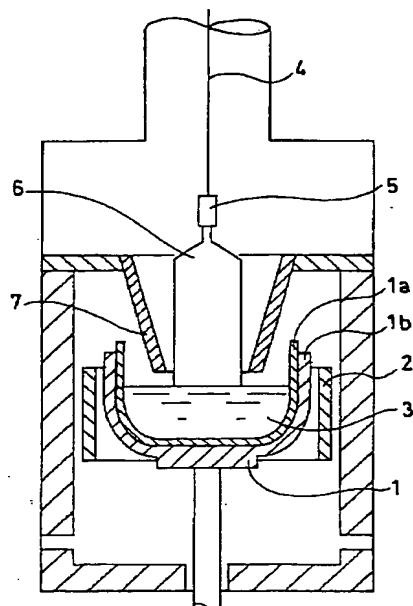
【符号の説明】

- 1: 埋堀、 1a: 石英製容器
- 1b: 黒鉛製容器、 2: 加熱ヒーター
- 3: 融液、 4: 引上げ軸
- 5: 種結晶、 6: 単結晶
- 7: 热シールド材、 8: 冷却筒

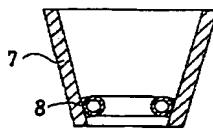
【図1】



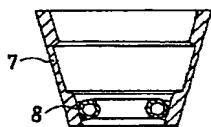
【図2】



【図3】



【図4】



フロントページの続き

(51) Int.CI.⁷
H 0 1 L 21/208

識別記号

F I
H 0 1 L 21/208

テーマコード (参考)
P

(72)発明者 浅山 英一
佐賀県杵島郡江北町上小田2201 住友金属
工業株式会社シチックス事業本部内
(72)発明者 西川 英志
佐賀県杵島郡江北町上小田2201 住友金属
工業株式会社シチックス事業本部内

(72)発明者 宝来 正隆
佐賀県杵島郡江北町上小田2201 住友金属
工業株式会社シチックス事業本部内
F ターム(参考) 4G077 AA02 AA03 AB01 BA04 CF10
DA01 DB01 EB06 ED06 EH09
GA01 HA12 TK02
5F053 AA12 BB04 DD01 FF04 GG01
HH04 PP08 PP12 RR03